

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

DIALOG(R)File 352:Derwent WPI  
(c) 2000 Derwent Info Ltd. All rts. reserv.

011564163 \*\*Image available\*\*

WPI Acc No: 1997-540644/199750

XRPX Acc No: N97-449980

Liquid crystal apparatus production method - involves injection of liquid crystal onto pixel area and peripheral drive circuit area of LC panels through injection hole and sealant openings

Patent Assignee: SEMICONDUCTOR ENERGY LAB (SEME )

Inventor: NISHI T; YAMAZAKI S

Number of Countries: 003 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 9258240	A	19971003	JP 9693368	A	19960323	199750 B
KR 97066674	A	19971013	KR 9710271	A	19970321	199842
US 6099672	A	20000808	US 97821101	A	19970320	200040

Priority Applications (No Type Date): JP 9693368 A 19960323

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 9258240	A		9	G02F-001/1341	
KR 97066674	A			G02F-001/1341	
US 6099672	A			G02F-001/13	

Abstract (Basic): JP 9258240 A

The method involves formation of a set of liquid crystal panels (111-114) simultaneously, thereby comprising a panel unit (101). The panel unit has a sealant (104) which encloses a pixel area (102) and a peripheral drive circuit area (103) in each LC panel. A set of sealant openings (115-118) are provided at the sealant of each panel part.

A liquid crystal material (124) is injected between a pair of substrates through an injection hole (110), set up at the peripheral part of the sealant, and through the sealant openings vacuum injection process is carried out using a vacuum chamber (121) for the liquid crystal material injection onto the pixel areas and the peripheral drive circuit areas of the panels.

ADVANTAGE - Reduces time required for liquid crystal injection.  
Improves productivity.

Dwg. 1/5

Title Terms: LIQUID; CRYSTAL; APPARATUS; PRODUCE; METHOD; INJECTION; LIQUID  
; CRYSTAL; PIXEL; AREA; PERIPHERAL; DRIVE; CIRCUIT; AREA; LC; PANEL;  
THROUGH; INJECTION; HOLE; SEAL; OPEN

Derwent Class: P81; U14

International Patent Class (Main): G02F-001/13; G02F-001/1341

International Patent Class (Additional): G02F-001/1345

File Segment: EPI; EngPI

DIALOG(R)File 347:JAPIO

(c) 2000 JPO & JAPIO. All rts. reserv.

05643440 \*\*Image available\*\*

MANUFACTURE OF LIQUID CRYSTAL DEVICE

PUB. NO. : 09-258240 [JP 9258240- A]

PUBLISHED: October 03, 1997 (19971003)

INVENTOR(s): YAMAZAKI SHUNPEI

NISHI TAKESHI

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese Company  
or Corporation), JP (Japan)

APPL. NO. : 08-093368 [JP 9693368]

FILED: March 23, 1996 (19960323)

INTL CLASS: [6] G02F-001/1341; G02F-001/1345

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD: R004 (PLASMA); R011 (LIQUID CRYSTALS); R096 (ELECTRONIC  
MATERIALS -- Glass Conductors); R124 (CHEMISTRY -- Epoxy  
Resins)

#### ABSTRACT

PROBLEM TO BE SOLVED: To improve the productivity by shortening the time for the liquid crystal injection stage in a liquid crystal device.

SOLUTION: A multilayout panel 101 having individual panels 111 to 114 on which pixel regions 102 and peripheral driving circuit regions 103 are arranged so as to be enclosed by sealing materials 104, is manufactured. The sealing materials to the respective panels are provided with sealing apertures 115 to 118 in at least part thereof to allow the injection of liquid crystal materials 124 therefrom to the inner side of the sealing materials. The one side in the peripheral parts of the multilayout panel 101 is provided with one or plural injection ports 110 which are communicated with the seal apertures 115 to 118 and through which the liquid crystal materials are passable. The liquid crystal materials 124 are injected onto the pixel regions 102 on the inner side of the sealing materials of the respective panels and the peripheral driving circuit regions 103 via the seal apertures 115 to 118 of the respective panels. The multilayout panel is thereafter parted to the individual panels.

?

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-258240

(43) 公開日 平成9年(1997)10月3日

(51) Int.Cl.<sup>6</sup>G 0 2 F 1/1341  
1/1345

識別記号

庁内整理番号

F I

G 0 2 F 1/1341  
1/1345

技術表示箇所

審査請求 未請求 請求項の数 5 F D (全 9 頁)

(21) 出願番号 特願平8-93368

(22) 出願日 平成8年(1996)3月23日

(71) 出願人 000153878

株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72) 発明者 西 毅

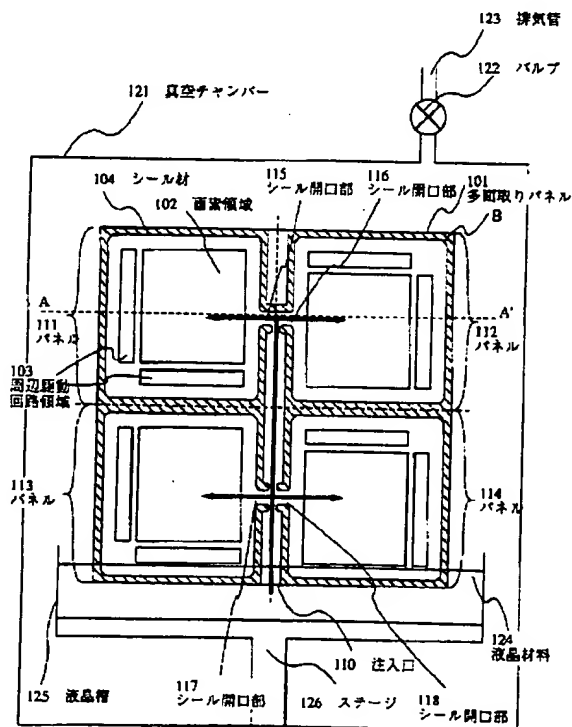
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(54) 【発明の名称】 液晶装置作製方法

(57) 【要約】

【課題】 液晶装置の液晶注入工程時間を短縮し、生産性を向上させる。

【解決手段】 画素領域102および周辺駆動回路領域103をシール材104が囲うように配置された個々のパネル111~114を有する多面取りパネル101を作製する。各パネルのシール材は、少なくとも一部にシール開口部115~118が設けられ、そこからシール材の内側へ液晶材料124の注入を可能とする。多面取りパネル101の周辺部の一辺には、シール開口部115~118に通じて液晶材料が通過可能な1つまたは複数の注入口110を設ける。真空チャンバー121を用いて真空注入法を施し、注入口110から、各パネルのシール開口部115~118を介して、各パネルのシール材の内側の画素領域102、および周辺駆動回路領域103上に液晶材料124を注入させる。その後、個々のパネルに分断する。



## 【特許請求の範囲】

【請求項1】複数の液晶パネルを同時に形成するための一対の基板間に液晶を注入する工程であって、前記一対の基板間に液晶を注入するための1つの注入口は、複数の液晶パネルに対して共通に配置されており、前記1つの注入口から液晶を前記一対の基板間に注入することにより、前記複数の液晶パネルに液晶を注入することを特徴とする液晶装置作製方法。

【請求項2】素子基板と対向基板とが、シール材を介して対向して配置され、

素子基板上には、1つのパネルとなる画素領域と周辺駆動回路領域とが複数配置され、

前記シール材が、1つのパネルとなる領域毎に、開口部を有して前記画素領域と周辺駆動回路領域とを囲うように配置され、

前記各開口部のうち、少なくとも2つは、前記対向基板および素子基板の周辺部に配置された1つまたは複数の注入口に通じるように配置された、多面取りパネルを用い、

真空注入法により、前記多面取りパネルの注入口から、前記開口部を通して前記シール材が囲う画素領域および周辺駆動回路領域に液晶材料を注入する工程と、該工程の後、前記多面取りパネルを、個別のパネルに分断することを特徴とする液晶装置作製方法。

【請求項3】請求項2において、個別のパネルに分断したのち、各開口部またはその近傍を封止することを特徴とする液晶装置作製方法。

【請求項4】請求項2において、画素領域102と周辺駆動回路領域103が配置された領域側のシール材のコーナー部の少なくとも1つに、所定の大きさの曲率半径を有せしめることを特徴とする液晶装置作製方法。

【請求項5】請求項4において、曲率半径は2mm以上であることを特徴とする液晶装置作製方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型液晶装置の生産性向上のための技術に関する。本発明は、液晶装置を構成するパネル内に液晶材料を注入する技術に関する。

## 【0002】

【従来の技術】一般に、アクティブマトリクス型液晶装置を作製するに際して、液晶装置を構成するパネル内に液晶材料を注入する工程は、真空注入法で行なわれる。真空注入法は、毛細管現象および圧力差を用いた液晶材料の注入法である。以下に、真空注入法により液晶材料をパネル内へ充填する一般的な方法を説明する。

【0003】なお、本明細書において、素子基板とは、アクティブマトリクス回路および周辺駆動回路が設けられた基板を言う。また、対向基板は、素子基板に対向配置して設けられる基板であって、対向電極、カラーフィ

ルター等が形成されたものを言う。

【0004】図5に従来の液晶材料の注入工程を示す。図5において、パネル501は、素子基板505と対向基板506が、シール材504を介して対向して設けられている。

【0005】素子基板505には、アクティブマトリクス構成を有する画素領域502、画素領域を駆動するための回路が設けられた、周辺駆動回路領域503を有する。素子基板505上に設けられる周辺駆動回路は、ガラス基板上に直接形成される場合と、ICチップを後から張りつける場合とがある。

【0006】他方、対向基板506には、図示しないカラーフィルターおよび対向電極が、画素領域502に対向して設けられている。

【0007】シール材504は、液晶材料の注入口510以外は、画素領域502を囲って設けられている。このとき対向基板506の大きさは、シール材504が設けられた領域を覆うに十分な大きさである。シール材504は、画素領域502と周辺駆動回路領域503との間に設けられている。すなわち、周辺駆動回路領域503は、対向基板506が占める領域より外側に設けられている。

【0008】液晶材料の注入口510は、パネル501の周辺部のうち、一対の基板505および506の端部がそろっている辺に、1つないし複数設けられる。

【0009】このパネル501を真空チャンバー521内に配置する。図5において、パネル501は図示しないホルダーにより支持されている。このとき、注入口510が下側になるように垂直に配置する。

【0010】生産性を上げるために、真空チャンバー内に1度に複数組のパネルを配置してバッチ処理をすることが多い。

【0011】真空チャンバー521は、バルブ522を介して接続された排気管523を有している。排気管523は図示しない真空ポンプに接続されており、真空チャンバー521内を減圧可能としている。

【0012】また、ステージ526上には、液晶材料524が入った液晶槽525が配置されている。ステージ526は上下に移動が可能である。

【0013】真空チャンバー521内部は、パネル501を配置した後、排気管523から真空引きされ、 $1 \times 10^{-5}$  Torr 程度の減圧状態となる。

【0014】次に、ステージ526を上方に移動して、注入口510を液晶槽525に入った液晶材料524に浸す。この時、液晶槽525とパネル501を共に加熱して、液晶材料524の流動性を高めることもしばしば行われる。

【0015】この状態で、真空チャンバー521内の圧力を徐々に上げていくと、圧力差および毛細管現象により、液晶材料524が図5中の矢印で示すように、パネ

ル501内に注入される。

【0016】次に、バルブ522を開放して減圧状態を解除して、液晶材料524が注入されたパネル501を真空チャンバー521から取り出す。

【0017】その後、パネル両面を加圧して余分な液晶を押し出し、そのままの状態で注入口510に紫外線硬化型や熱硬化型の封止用の樹脂を塗布し、加圧を取り除く。すると、封止用の樹脂が注入口の内側に若干侵入する。この状態で封止用樹脂を硬化させ、注入口510を封止する。このようにして、液晶材料注入工程が終了する。

【0018】

【従来技術の問題点】この真空注入法による液晶材料注入工程は、各パネルまたは各バッチ毎に、真空チャンパー内への搬入、減圧、液晶材料の注入、減圧状態の解除、パネルの取り出し、という工程を繰り返す必要ある。

【0019】その中でも液晶材料の注入は、対角10インチ程度のパネルでもその処理に1～数時間以上要することが多い。

【0020】特に最近では、生産性の高い液晶装置の作製方法として、多面取りと呼ばれる方法が主流となっている。これは、一つの基板に、1つのパネルとなる画素領域、周辺駆動回路領域を複数配置されるように形成し、シール材を介して対向基板を貼り合わせて大きなパネル（多面取りパネル）を作製した後、個別のパネルに分断する方法である。

【0021】しかし、この方法においても、液晶材料のパネル内への注入は、個別のパネルに分断してから行っていた。そのため、各パネルに液晶材料を注入するには、例えば4面取り（1つの多面取りパネルで、液晶装置となるパネルを4つ構成する）とした場合、多面取りパネルを4つのパネルに分断する。すると、それぞれのパネルについて液晶材料の注入を行うため、注入工程を4度繰り返さなければならず、製造工程時間を短縮する上での妨げとなっていた。

【0022】そのため、液晶装置の生産性向上のために、液晶材料の注入工程に要する時間の短縮が求められていた。

【0023】

【発明が解決しようとする課題】本発明は、液晶装置を作製するに際し、液晶材料注入工程の所要時間を短縮し、液晶装置の生産性を向上させることを目的とする。

【0024】

【課題を解決するための手段】本明細書で開示する発明の一つは、図1にその実施態様例を示すように、複数の液晶パネルを同時に形成するための一対の基板間に液晶を注入する工程であって、前記一対の基板間に液晶を注入するための1つの注入口110は、複数の液晶パネル111～114に対して共通に配置されており、前記1

つの注入口110から液晶を前記一対の基板間に注入することにより、前記複数の液晶パネル111～114に各液晶パネル部に配置されたシール開口部115～118から液晶を注入することを特徴とする。

【0025】また、本明細書で開示する発明の一つは、素子基板と対向基板とが、シール材を介して対向して配置され、素子基板上には、1つのパネルとなる画素領域と周辺駆動回路領域とが複数配置され、前記シール材が、1つのパネルとなる領域毎に、開口部を有して前記画素領域と周辺駆動回路領域とを囲うように配置され、前記各開口部のうち、少なくとも2つは、前記対向基板および素子基板の周辺部に配置された1つまたは複数の注入口に通じるように配置された、多面取りパネルを用い、真空注入法により、前記多面取りパネルの注入口から、前記開口部を通して前記シール材が囲う画素領域および周辺駆動回路領域に液晶材料を注入する工程と、該工程の後、前記多面取りパネルを、個別のパネルに分断することを特徴とする液晶装置作製方法である。

【0026】本発明は、多面取りパネル内の複数のパネルとなる領域のそれぞれへ、1度の注入工程で液晶材料を注入することを可能とするものである。

【0027】

【発明の実施の態様】図1を用いて本発明を説明する。図1に、本発明の液晶材料の注入工程の例を示す。

【0028】本発明は先ず多面取りパネル101の構成を以下のようにする。すなわち、個々のパネル111～114の構成としては、画素領域102および周辺駆動回路領域103をシール材104が囲うように配置する。そして、各パネルのシール材は、少なくとも一部にシール開口部115～118が設けられ、そこからシール材の内側へ液晶材料124の注入を可能とする。

【0029】多面取りパネル101は、このような構成のパネルを複数有するものとし、多面取りパネルの周辺部の一辺に1つまたは複数の注入口110を設ける。このとき、注入口110とシール開口部115～118は、互いに通じており、液晶材料が通過できるようにする。

【0030】この多面取りパネルに対し、真空チャンパー121を用いて真空注入法を施し、注入口110から、各パネルのシール開口部115～118を介して、各パネルのシール材の内側の画素領域102、および周辺駆動回路領域103上に液晶材料124を注入させる。このようにすることで、一度の液晶注入工程で複数のパネルに液晶が注入される。

【0031】その後、個別のパネルに分断し、各シール開口部またはその近傍に封止用樹脂を塗布、硬化させ、液晶材料を封止するものである。

【0032】また、多面取りパネルは面積が極めて大きくなるため、真空注入工程において、液晶材料の注入の際に、シール材104のコーナー部に、液晶材料が注入

されない領域（未充填領域）が生じる場合が考えられる。

【0033】そこで、図1のBで示すように、シール材104の、画素領域102と周辺駆動回路領域103が配置された領域側のコーナー部に、所定の大きさの曲率半径を有せしめてもよい。

【0034】この曲率半径により、後の工程で液晶材料が注入されたときに、コーナー部に発生し易い液晶材料が注入されない領域（未充填領域）の発生を防ぐことができる。

【0035】この曲率半径Rは2mm以上であることが好ましい。2mmより小さいと、曲率半径を設けない場合、すなわち、概略直角なコーナー部と比較して、未充填領域の発生を防ぐ効果は変わらなくなる。

【0036】他方、曲率半径をあまり大きくすると、画素領域の大きさが制限されてしまう。したがって、シール材が画素領域にかからない範囲とする。またシール材が周辺駆動回路領域の上に配置されることは全く問題がない。本発明では、周辺駆動回路領域がシール材の内側にあるため、周辺駆動回路領域付近では曲率半径を大きくすることができ、結果として未充填領域の発生を極めて少なくすることができる。

【0037】本発明構成により、液晶装置の液晶材料注入工程に要する時間を短縮することができる。液晶装置の生産性を向上させることができる。

【0038】本発明方法を、バッチ処理として、複数の多面取りパネルに対して一度に注入を行うことで、さらなる生産性の向上が可能となる。

【0039】また、液晶材料注入時は、多面取りパネルの基板面を垂直とすることが通常であるが、多面取りパネル自体が大きくなると、液晶が上方まで入っていくのが難しくなる場合がある。そのような場合に対処するために、基板面を斜めとする（基板面が水平面に対して所定の向え角を有する）ようにしてもよい。

【0040】

【実施例】

【実施例1】実施例1では、パネル4枚分を多面取りして作製されたパネルの全面に、1度の注入工程で液晶材料を注入する例を示す。図2に、図1のA-A'断面図を示す。

【0041】始めに図1を用いて多面取りパネル101について説明する。ここで示す多面取りパネル101は、後の工程で分断後にはそれぞれが独立した4つのパネル111～114となる。多面取りパネル101は、シール材104を介して一对の基板が相対向して設けられている。

【0042】シール材104は、各パネルに液晶材料が注入されるようにするためのシール開口部115～118を有して配置されている。シール開口部115～118は、全て注入口110に通じており、注入口110か

ら注入される液晶材料が、すべてのパネルのシール材の内側領域に充填されようになっている。注入口110は、本実施例では多面取りパネル101の一辺のみに設けられている。

【0043】各パネルにおいて、シール材104の内側の領域には、アクティブマトリクス構成を有する画素領域102と、画素領域を駆動する周辺駆動回路領域103が配置されている。

【0044】また、本実施例では、図1Bで示すように、シール材104のコーナー部に、3mmの曲率半径を有せしめ、コーナー部に発生し易い液晶材料の未充填領域の発生を防いでいる。

【0045】ここで、図2を用いてパネルの構造を詳細を説明する。図2に示すように、多面取りパネル101は、素子基板201と、対向基板202が、シール材104を介して対向配置されている。素子基板201と対向基板202は、概略同一の大きさを有している。ここでは、それぞれ300mm×300mmの大きさとした。

【0046】素子基板201上には、画素領域102および周辺駆動回路領域103が設けられている。画素領域は、各画素に薄膜トランジスタ等のスイッチング素子が接続されたアクティブマトリクス構成を有している。また、周辺駆動回路領域は、画素領域を駆動する駆動回路が設けられている。

【0047】画素領域102および周辺駆動回路領域102は、共にガラスでなる素子基板201上に直接設けられた薄膜トランジスタを有する。画素領域を構成する薄膜トランジスタとしては、アモルファスシリコンまたはポリシリコンで構成された薄膜トランジスタである。周辺駆動回路領域を構成する薄膜トランジスタは、高速な動作が要求されるため、ポリシリコンで構成された薄膜トランジスタである。

【0048】また、対向基板202上には、カラーフィルタ203、平坦化層204、対向電極205が設けられている。また両基板表面には、図示しない配向膜が設けられている。

【0049】図2において、素子基板201と対向基板202との間には、スペーサ206が散布され、基板間隔を維持している。また、多面取りパネル101を構成する対向基板202と素子基板201の大きさは同一である。

【0050】各パネルにおいて、画素領域102と周辺駆動回路領域103は、シール材104の内側に配置されているため、後の工程で液晶材料が注入されると、画素領域102および周辺駆動回路103の上面に液晶材料が満たされる。

【0051】このように、各パネルの周辺駆動回路領域103が、各パネルのシール材104の内側に設けられる。そのため、各パネル内の周辺駆動回路領域103

は、画素領域102の周辺であれば、シール開口部に対してどのような位置に配置してもよい。

【0052】すなわち、シール開口部115~118および注入口110を設ける位置は、各パネルの周辺駆動回路領域の位置に全く依存しない。この点は、本明細書に開示する発明全体において重要な点である。

【0053】もし、シール材104が画素領域102のみを囲い、その外側に周辺駆動回路領域が設けられた、従来一般的な構成では、画素領域を囲うシール材の周辺駆動回路領域側にはシール開口部を設けることができない。そのため、注入口やシール開口部を配置する際の自由度が著しく損なわれてしまう。

【0054】ところで、図1においては、隣接するパネル間のシール材を、他の部分の2倍程度の幅を有するように配置している。これは図1に示したシール材104が、隣接するパネル間を1つの線のシールで構成するものになっているからである。幅を広くすることで、パネル分断後の封止を確実なものとすることができる。

【0055】他方、各パネル毎に画素領域および周辺駆動回路領域を囲うシール材を独立して配置してもよい。すなわち、隣接するパネル間には2つのシール材が近接して存在するようにしてもよい。

【0056】このようにした方が、後の分断工程でスクライバーやブレイカーを用いて分断したときに良好に分断できる場合がある。この場合、シール材同士の間隔は少なくとも100 $\mu$ m以上であることが好ましい。そしてシール材とシール材の間を、スクライバー等で分断するようにする。

【0057】液晶材料の注入口110は、多面取りパネル101の周辺部に1つないし複数設けられる。

【0058】このような多面取りパネルを構成することで、1度の注入工程で複数のパネルに液晶材料を注入することができ、作製所要時間を短縮することができる。

【0059】〔実施例2〕実施例2では、実施例1で示した多面取りパネルに液晶材料を注入する工程を示す。この様子を図1を用いて説明する。

【0060】まず、多面取りパネル101を真空チャンバー121内に配置する。図1において、パネル101は図示しないホルダーにより支持されている。このとき、注入口110が下側になるように基板面を垂直に配置する。多面取りパネルが大きくて注入しづらい場合、基板面を斜めにしてもよい。

【0061】生産性を上げるために、真空チャンバー121内に1度に複数組の多面取りパネルを配置してもよい。

【0062】真空チャンバー121は、バルブ122を介して接続された排気管123を有している。排気管123は図示しない真空ポンプに接続されており、真空チャンバー121内を減圧可能としている。

【0063】また、ステージ126上には、液晶材料1

24が入った液晶槽125が配置されている。ステージ126は上下に移動が可能である。液晶材料124としては、ネマチック、スメクチック、コレステリック等、種々のものを使用できる。ここではネマチック液晶を用いる。

【0064】真空チャンバー121内部は、多面取りパネル101を配置した後、排気管123から真空引きされ、1 $\times 10^{-5}$ Torr程度の減圧状態となる。

【0065】次に、ステージ126を上方に移動して、注入口110を液晶槽125に入った液晶材料124に浸す。この時、液晶槽125と多面取りパネル101と共に加熱して、液晶材料124の流動性を高めるてもよい。これにより、パネル内に液晶材料をより侵入しやすくし、注入工程に要する時間をさらに短縮できる。

【0066】この状態で、真空チャンバー121内の圧力を徐々に上げていく。すると、圧力差および毛细管現象により、液晶材料124が図1中の矢印で示すように、多面取りパネルの注入口110から、各パネルのシール開口部を115~118を通して、各パネルのシール材の内側に注入される。

【0067】そして、各パネルを構成する画素領域102と周辺駆動回路領域103の上面には、液晶材料124が満たされる。すなわち、液晶材料注入後の画素領域および周辺駆動回路領域は、液晶材料124に接している。

【0068】次に、バルブ122を開放して減圧状態を解除して、液晶材料124が注入された多面取りパネル101を真空チャンバー121から取り出す。

【0069】つぎに多面取りパネルを101、個別のパネル111~114に分断する。分断にはスクライバーやダイシングソーを用いる。

【0070】スクライバーを使用する場合、一方のガラス基板にパネルサイズの溝を刻み、ブレイカーを使用して基板の溝の真上からウレタン製の丸材をエアシリンダの圧力で落下させてパネルサイズに分断する。

【0071】次に、注入口の封止を行なう。個別に分断された各パネルに対し、基板の両面から均等に圧力を加えて、基板間隔を均質にすると同時に余分な液晶材料を押し出す。その状態で紫外線硬化型または熱硬化型の封止用樹脂を注入口に塗布する。加圧状態を解くと、樹脂が注入口の内部に若干侵入する。その状態で紫外線照射または加熱を行うことで注入口が封止される。この工程を各パネル毎に行なう。

【0072】その後、パネル両面に偏光板が張りつけられ、外部への電氣的接続を行う配線が接続されて、液晶装置が完成する。

【0073】このようにして、一度の液晶材料注入工程で、4つのパネルに液晶材料を注入・充填することができる。

【0074】本実施例で示した工程は、個別のパネル当



たりの液晶材料を注入する際に要する時間は、各パネル毎に注入した場合に比較して、10～30分以上短縮される。

【0075】〔実施例3〕実施例3では、液晶材料の注入口および流入経路を、多面取りパネルの両側部に設けた例を示す。

【0076】図3に、実施例3で用いる多面取りパネルの構成を示す。図3に示す多面取りパネル301は、図3において左側のパネルのシール開口部315、316が、注入口310に通じている。また、右側のパネルのシール開口部317、318が、注入口311に通じている。注入口310および311が、パネル301の周辺部の辺の1つに配置されている。

【0077】また、図3においては、図1と同様に隣接するパネル間のシール材を、他の部分の2倍程度の幅を有するように配置している。もちろん、各パネル毎に画素領域および周辺駆動回路領域を囲うシール材を独立して配置してもよい。

【0078】このような構成は、各パネルの分断位置に、各パネルのシール開口部が存在しない。つまり、パネルの分断位置とシール開口部が離間している。そのために、スクライバーやダイシングソー等による分断工程で生じやすい、ガラス等の微細な粉末がシール開口部に流入する可能性を低減できる。したがって、作製される液晶装置の信頼性低下を防ぐことができる。

【0079】図3に示すパネルは、図1と同様に、各パネルにおいて、画素領域302と周辺駆動回路領域303は、シール材304の内側に配置されている。したがって、液晶材料が注入されると、画素領域302および周辺駆動回路303の上面に液晶材料が満たされる。

【0080】図3で示す多面取りパネル301は、各パネルにおいては、シール開口部は、周辺駆動回路領域303側に配置されている。したがってパネル内へ注入される液晶材料は、周辺駆動回路領域303の上面を通過して画素領域302側へ広がる。もちろん、周辺駆動回路領域303は、シール材の内側であって画素領域302の周辺であればどの位置に配置されていてもよい。

【0081】すなわち、本実施例においても、実施例1と同様にシール開口部315～318および注入口310および311を設ける位置は、各パネルの周辺駆動回路領域の位置に全く依存しない。したがって、シール開口部を周辺駆動回路側に設け、そこから液晶材料を注入することが可能となる。よって、注入口やシール開口部を配置する際の自由度は極めて高くすることができる。

【0082】図3に示す多面取りパネルへの液晶材料の注入工程は、実施例2で示した工程に従って、真空チャンバー内で行われる。液晶材料は、図3の矢印で示す経路を通過して各パネル内に注入される。

【0083】多面取りパネル301内に液晶材料が注入され、真空チャンバーから取り出された後の封止工程を

説明する。

【0084】まず、多面取りパネル301内の両基板面を加圧して、注入口310、311から余分な液晶を押し出す。次に、加圧したまま、紫外線硬化型または熱硬化型の封止用樹脂を、注入口310、311を塞ぐように塗布し、その後に加圧状態を解くと、封止用樹脂は注入口310、311内に若干侵入する。その状態で紫外線照射または加熱を行い、封止用樹脂を硬化させる。

【0085】つぎに、図3の点線で示す分断位置を、スクライバーやダイシングソーで分断して、個別のパネルに分断する。

【0086】その後、パネルの両基板面を加圧して、分断面のシール開口部に通じる部分から余分な液晶を押し出す。その状態で紫外線硬化型または熱硬化型の封止用樹脂を、分断面のシール開口部に通じる部分に塗布する。そして、加圧状態を取り除いて、封止用樹脂をパネル内に若干侵入させる。その後紫外線照射または加熱を行って、封止用樹脂を硬化させ、封止する。

【0087】このようにする以外に、各パネルのシール開口部付近を改めて分断し、シール開口部あるいはその近傍を封止してもよい。この工程は、個別のパネルへの分断工程の前でも後でもよい。ただし、分断する位置とシール開口部との距離が近くなるため、前述の方法に比較して分断時に生じる微粒子や不純物が液晶材料中に混入する可能性が高くなる。

【0088】〔実施例4〕実施例4では、シール材の内側に周辺駆動回路領域と画素領域とを有する多面取りパネルを作製する工程に関する。

【0089】図4に、素子基板の作製工程を示す。図4の左側に周辺駆動回路の薄膜トランジスタの作製工程を、右側にアクティブマトリクス回路の薄膜トランジスタの作製工程を、それぞれ示す。図4は、パネル1つ分の画素領域および周辺駆動回路領域について示したものである。したがって、実際には、同様な構成が基板上に多数例えば4つ配置されている。

【0090】まず、石英基板またはガラス基板401上に、下地酸化膜402として厚さ1000～3000Åの酸化珪素膜を形成する。この酸化珪素膜の形成方法としては、酸素雰囲気中でのスパッタ法やプラズマCVD法を用いればよい。

【0091】次に、プラズマCVD法やLPCVD法によってアモルファスもしくは多結晶のシリコン膜を300～1500Å、好ましくは500～1000Å形成する。そして、500℃以上、好ましくは、800～950℃の温度で熱アニールをおこない、シリコン膜を結晶化させる。熱アニールによって結晶化させたのち、光アニールをおこなって、さらに結晶性を高めてもよい。また、熱アニールによる結晶化の際に、特開平6-244103、同6-244104に記述されているように、ニッケル等のシリコンの結晶化を促進させる元素（触媒

元素)を添加してもよい。

【0092】次にシリコン膜をエッチングして、島状の周辺駆動回路の薄膜トランジスタの活性層403、404と、マトリクス回路の薄膜トランジスタ(画素薄膜トランジスタ)の活性層405を形成する。活性層403はPチャネル型薄膜トランジスタを構成するものであり、活性層404はNチャネル型薄膜トランジスタを構成するものである。

【0093】更に、酸素雰囲気中でのスパッタ法によって、厚さ500~2000Åの酸化珪素のゲート絶縁膜406を形成する。ゲート絶縁膜406の形成方法としては、プラズマCVD法を用いてもよい。プラズマCVD法によって酸化珪素膜を形成する場合には、原料ガスとして、一酸化二窒素( $\text{N}_2\text{O}$ )もしくは酸素( $\text{O}_2$ )とモンシラン( $\text{SiH}_4$ )を用いることが好ましい。

【0094】その後、厚さ2000Å~5μm、好ましくは2000~6000Åの多結晶シリコン膜(導電性を高めるため微量の燐を含有する)をLPCVD法によって基板全面に形成する。そして、これをエッチングして、ゲート電極407、408、409を形成する。(図4(A))

【0095】その後、イオンドーピング法によって、全ての島状活性層403、404、405それぞれに、ゲート電極407、408、409をマスクとして、自己整合的にフォスフィン( $\text{PH}_3$ )をドーピングガスとして燐を注入する。ドーズ量は $1 \times 10^{12} \sim 5 \times 10^{13}$ 原子/cm<sup>2</sup>とする。この結果、弱いN型領域410、411、412が形成される。(図4(B))

【0096】次に、Pチャネル型薄膜トランジスタの活性層403を覆うフォトレジストのマスク413、および、画素薄膜トランジスタの活性層405のうち、ゲート電極409に平行にゲート電極409の端から3μm離れた部分までを覆うフォトレジストのマスク414を形成する。そして、再び、イオンドーピング法によって、活性層404、405にフォスフィンをドーピングガスとして燐を注入する。ドーズ量は $1 \times 10^{14} \sim 5 \times 10^{15}$ 原子/cm<sup>2</sup>とする。この結果、強いN型領域(ソース/ドレイン)415、416が形成される。画素薄膜トランジスタの活性層405の弱いN型領域412のうち、マスク414に覆われていた領域417は今回のドーピングでは燐が注入されないため、弱いN型のままとする。(図4(C))

【0097】次に、Nチャネル型薄膜トランジスタの活性層404、405をフォトレジストのマスク418で覆い、ジボラン( $\text{B}_2\text{H}_6$ )をドーピングガスとして、イオンドーピング法により、活性層403に硼素を注入する。ドーズ量は $5 \times 10^{14} \sim 8 \times 10^{15}$ 原子/cm<sup>2</sup>とする。このドーピングでは、硼素のドーズ量が図4(C)における燐のドーズ量を上回るため、先に形成されていた弱いN型領域410は強いP型領域419に反

転する。以上のドーピングにより、強いN型領域(ソース/ドレイン)415、416、強いP型領域(ソース/ドレイン)419、弱いN型領域(低濃度不純物領域)417が形成される。本実施例においては、低濃度不純物領域417の幅xは、約3μmとする。(図4(D))

【0098】その後、450~850℃で0.5~3時間の熱アニールを施すことにより、ドーピングによるダメージを回復せしめ、ドーピング不純物を活性化、シリコンの結晶性を回復させる。その後、全面に層間絶縁物420として、プラズマCVD法によって酸化珪素膜を厚さ3000~6000Å形成する。層間絶縁物420は窒化珪素膜あるいは酸化珪素膜と窒化珪素膜の多層膜であってもよい。そして、層間絶縁物420をウェットエッチング法によってエッチングして、ソース/ドレインにコンタクトホールを形成する。

【0099】そして、スパッタ法によって、厚さ2000~6000Åのチタン膜を形成し、これをエッチングして、周辺回路の電極・配線421、422、423、および画素薄膜トランジスタの電極・配線424、425を形成する。さらに、プラズマCVD法によって、厚さ1000~3000Åの窒化珪素膜426をパッシベーション膜として形成し、これをエッチングして、画素薄膜トランジスタの電極425に達するコンタクトホールを形成する。最後に、スパッタ法で成膜した厚さ500~1500ÅのITO(インディウム錫酸化物)膜をエッチングして、画素電極427を形成する。このようにして、周辺駆動回路領域と、アクティブマトリクス回路で構成される画素領域とを同一基板上に複数形成し、多面取りのための素子基板が構成される。(図4(E))

【0100】他方、対向基板は、公知の方法により、ガラス基板上に、カラーフィルタ、平坦化層、対向電極を積層して作製する。対向基板を構成するガラス基板は、素子基板と同一の大きさである。カラーフィルタは素子基板に設けられた画素領域の、各画素に対応してR、G、Bの3色を呈するように設けられる。

【0101】次に、多面取りパネルの組立工程を以下に説明する。まず、配向膜を素子基板及び対向基板に付着させるために、両基板に公知のポリイミドワニスフレキソ印刷装置によって印刷する。

【0102】そして、素子基板、対向基板を加熱・硬化させる。その次に、配向膜の付着した各基板表面を毛足の長さ2~3mmのバフ布(レイヨン・ナイロン等の繊維)で一定方向に擦り、微細な溝を作るラビング工程を行う。

【0103】そして、素子基板もしくは対向基板のいずれかに、ポリマー系・ガラス系・シリカ系等の球のスペーサを散布する。スペーサ散布の方式としては純水・アルコール等の溶媒にスペーサを混ぜて、ガラス基板上に

13

散布するウェット方式と、溶媒を一切使用せずスペースを散布するドライ方式がある。

【0104】その次に、素子基板または対向基板の内側となる面の外周部にシール材を配置する。シール材の材料としては、エポキシ樹脂とフェノール硬化剤をエチルセルソルブの溶媒に溶かしたものが使用される。シール材は、スクリーン印刷またはディスペンサー法により基板上に配置される。

【0105】シール材配置後に2枚のガラス基板の貼り合わせを行う。方法は約160℃の高温プレスによって、約3時間で封止材を硬化する加熱硬化方式をとる。

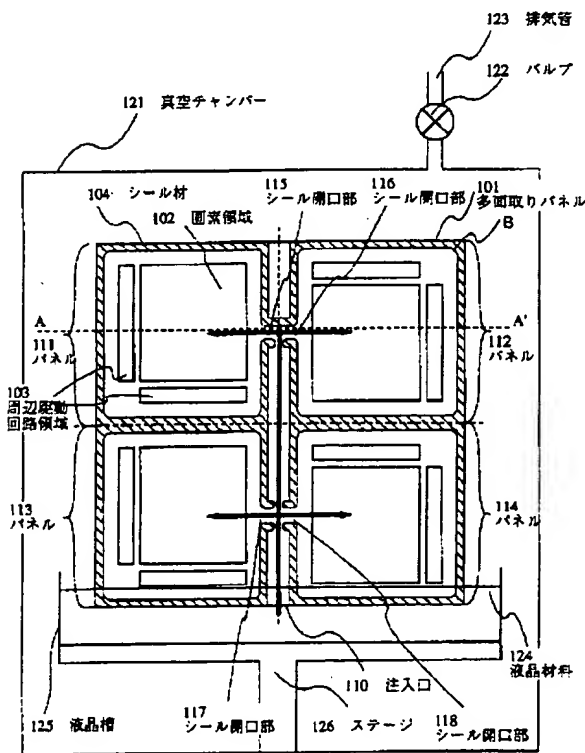
【0106】このようにして多面取りパネルが作製される。

【0107】

【発明の効果】本発明により、真空注入法による液晶材料の注入工程を実施するに際し、その所要時間を大幅に短縮できた。

【図面の簡単な説明】

【図1】



14

【図1】 本発明の液晶材料の注入工程の例を示す

【図2】 図1のA-A'断面を示す図。

【図3】 実施例3で用いる多面取りパネルの構成を示す図。

【図4】 素子基板の作製工程を示す図。

【図5】 従来の液晶材料の注入工程を示す図。

【符号の説明】

101 多面取りパネル

102 画素領域

103 周辺駆動回路領域

104 シール材

110 注入口

111~114 パネル

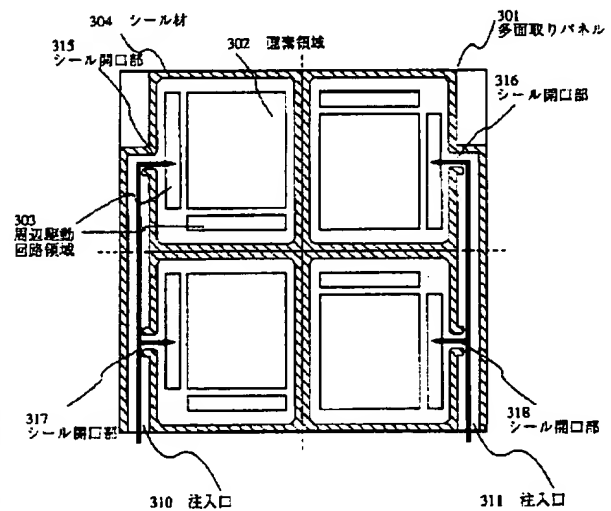
115~118 シール開口部

121 真空チャンバー

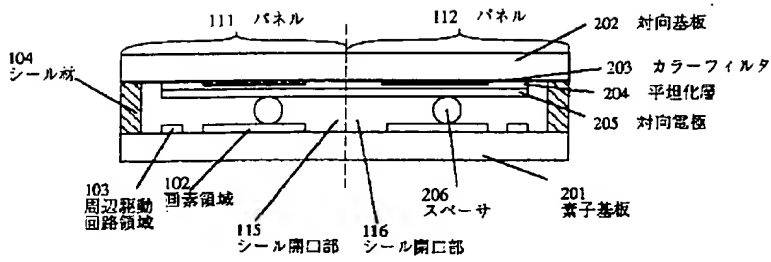
122 バルブ

123 排気管

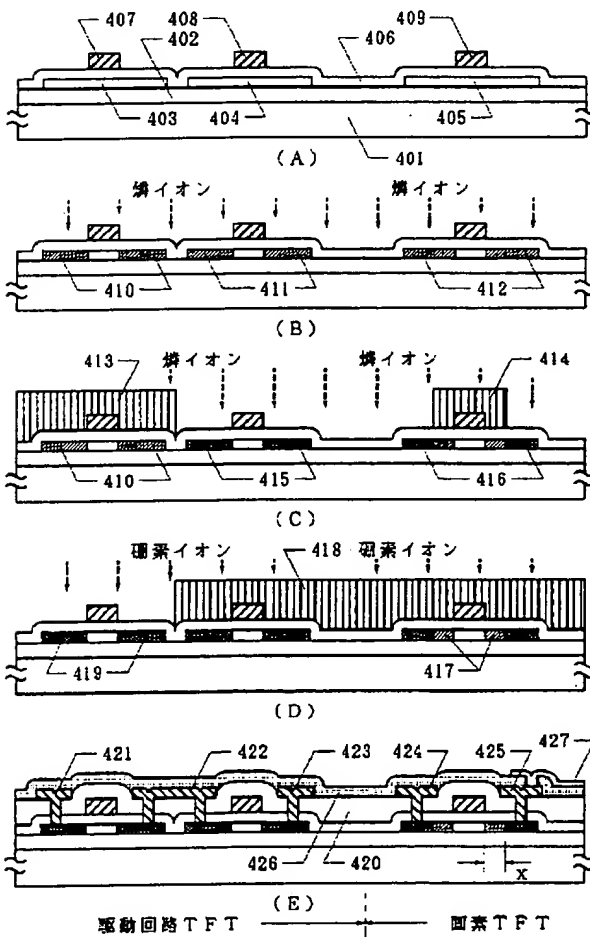
【図3】



【図2】



【図4】



【図5】

